



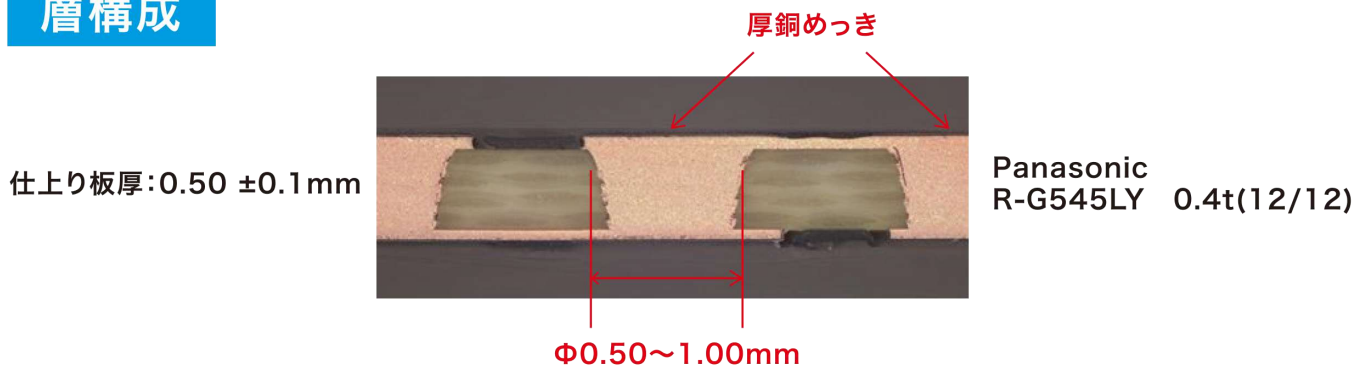
高放熱高周波基板

パワー半導体 高放熱高周波部品 の放熱対策に貢献

高速厚銅めっき工法による高放熱基板の開発

部品の発熱を導体へ逃がすような放熱回路を、プリント配線板上に厚銅めっきで形成します。
他工法に比べ、放熱回路の設計自由度が得られます。

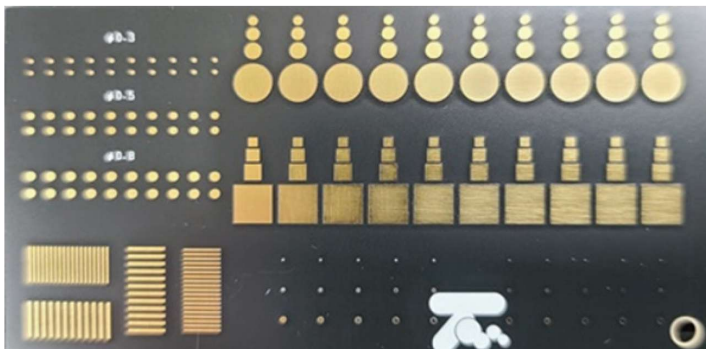
層構成



信頼性試験結果

| No. | 試験項目 | 前処理 | 試験条件 | 判定基準 | n数 | 判定 |
|-----|----------------|------|---|---|----|------|
| 1 | 冷熱衝撃試験 (気相) | 前処理 | - | ①初期と終期の抵抗変化率±10%以下 ②クロスセクションにて断面観察 クラック(コーナー、バレル):めっき厚の1/2以下 及び層間薄利、導体浮き等無きこと。 | 5 | 問題なし |
| | | 試験条件 | -40°C/30min⇔125°C/30min 200cyc(認定)、500cyc(破壊) | | | |
| 2 | ホットオイル試験 | 前処理 | - | ①初期と終期の抵抗変化率±10%以下 ②クロスセクションにて断面観察 クラック(コーナー、バレル):めっき厚の1/2以下 及び層間薄利、導体浮き等無きこと。 | 3 | 問題なし |
| | | 試験条件 | 260(+5/-0)°C/10s⇔移送(15s以内)⇔20(±15)°C/20s 40cyc(認定)、100cyc(破壊) 高温:シリコンオイル 常温:シリコンオイル | | | |
| 3 | はんだ耐熱性 試験 | 前処理 | 130度/2h ベーキング | ①基材の膨れ、剥がれ、ミーズリング、でラミネーションのなきこと。 ②SR、シンボルマークの膨れ、剥がれ、浮きの無きこと。 | 5 | 問題なし |
| | | 試験条件 | 260(±5)°Cはんだ槽10(+1/-0)秒間フロート⇔室温/5cyc | | | |

はんだ耐熱性試験サンプル



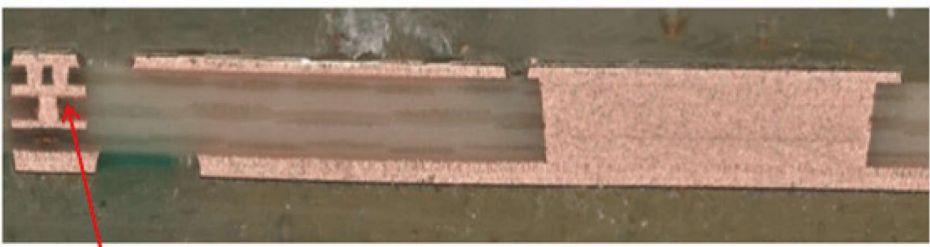
はんだ耐熱性試験後の状態でも異常無し。





高放熱高周波基板

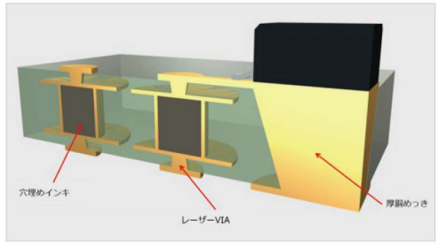
開発製品 断面観察写真 ※エニーレイヤー構造



フィルドビア
Φ0.10/絶縁層間厚 0.08mm

形状:円形2mm

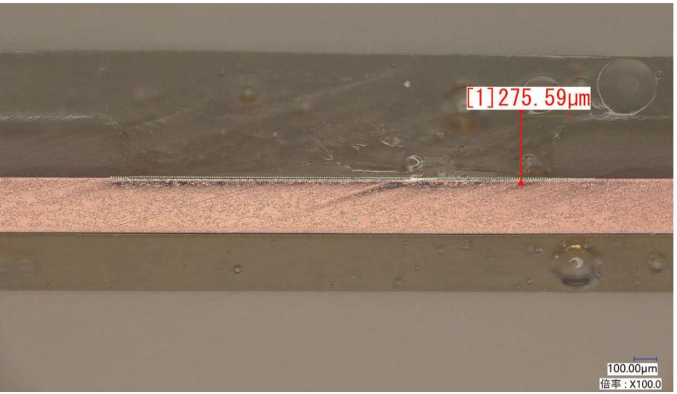
開発イメージ



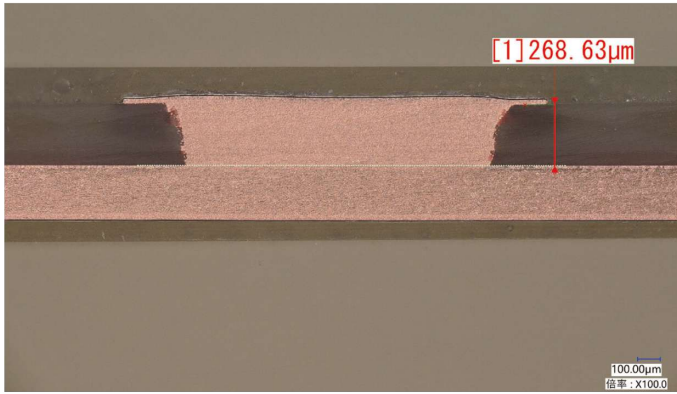
開発製品 断面観察写真

異形状部の埋込有無事例

銅めっき埋込なし



銅めっき埋込あり



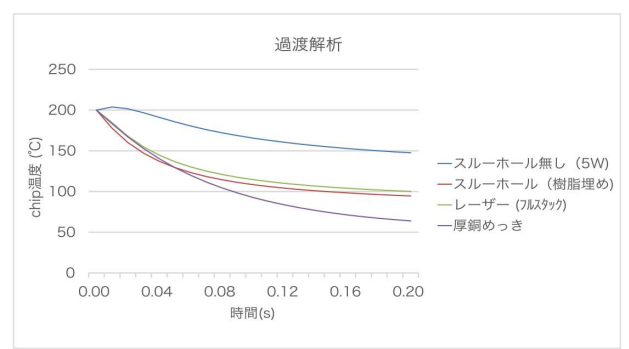
各種基板構造に対する熱シミュレーション

②放熱シミュレーション結果

| PCB種 | 構造1 スルーホール無し | 構造2 スルーホール (樹脂埋め) | 構造3 レーザー-VIA (1.13mm) | 構造4 厚銅めっき |
|--------------|-----------------|----------------------|--------------------------|--------------|
| 放熱VIA 銅体積 | 0 | 0.33ml | 0.24ml | 7.50ml |
| 解析図 | | | | |
| chip発熱量 | 5W | 10W | 10W | 10W |
| 発熱chip温度 | 74.63 | 54.4 | 58.39 | 52.5 |

同じ発熱量をchipに付与し、ヒートシンクを用い周囲への熱伝達を行った場合の各種放熱VIAの有無の効果が確認できました。(銅体積を増やす程、chip温度下げる)

放熱効果(過渡解析)



シミュレーションの結果より chip直下のPCBへの厚銅めっきVIAの適用による放熱効果(放熱速度への効果)を確認。